

(54) HIGHLY EFFICIENT CODING DEVICE

(11) 1-114284 (A) (43) 2.5.1989 (19) JP

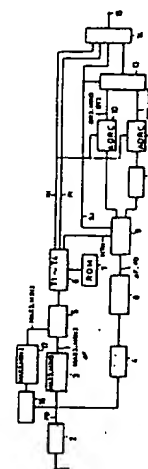
(21) Appl. No. 62-272726 (22) 28.10.1987

·(71) SONY CORP (72) TETSUJIRO KONDO(2)

(51) Int. Cl.<sup>4</sup>. H04N7/137

**PURPOSE:** To attain highly efficient coding with less deterioration of picture quality by discriminating whether a picture is a still picture system or a moving picture system, using different threshold tables for both systems, compressing the quantity of generated information and expanding the range of a frame-drop) processing in the case of the still picture system.

**CONSTITUTION:** A digital video signal is supplied to a blocking circuit 2, and data in the order of television scan are converted into those in the order of blocks and supplied to a detection circuit 3. A maximum value MAX3, a minimum value MIN3, a maximum frame difference  $\Delta F$  from the detection circuit 3, and MAX2 and MIN2 from a detection circuit 17 are supplied to a three-dimensional frequency distribution generation circuit 5, which converts the generation frequency of the dynamic range into an integrating frequency distribution. With using the integrating frequency distribution table, a threshold in a direction of a level where the quantity of generated information does not exceed an objective value and a moving quantity threshold are decided, and two threshold tables of the still and moving pictures are selected by an output which has detected the total moving quantity in a prescribed period. Thus, the satisfactory picture quality can be coded.



4: delay, 6: T1~T4 detection, 8:  $\Delta F$  detection, 9: movement decision, 10: three-dimensional ADRC, 11 and 16: averaging, 12: two-dimensional ADRC, 13: selector, 14: framing

(54) AUTOMATIC SWITCHING DEVICE FOR TRANSMISSION TRUNK IN CATV SYSTEM

(11) 1-114285 (A) (43) 2.5.1989 (19) JP

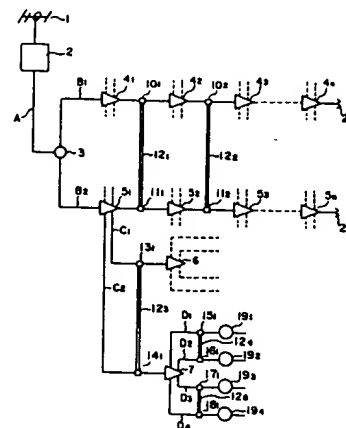
(21) Appl. No. 62-272871 (22) 28.10.1987

(71) HITACHI CABLE LTD (72) TOMOATSU ONO(3)

(51) Int. Cl.<sup>4</sup>. H04N7/16

**PURPOSE:** To prevent an increase in the redundancy of a system and the increase in the cost of equipment by permitting a switch circuit to switch the side of a normal transmission trunk on the side of the low-order transmission line of an abnormal transmission trunk based on the abnormal detected output of a detection circuit.

**CONSTITUTION:** When a fault occurs in a transmission trunk  $B_1$  and a signal does not flow, automatic switches  $10_1$  and  $10_2$  detect it, and the switches are changed over, whereby the connection of trunk amplifiers  $4_1$  and  $4_2$  is disconnected so as to disconnect from the transmission trunk  $B_1$ . While the output of a trunk amplifier  $5_1$  is connected to a trunk amplifier  $5_2$ , the output is connected to the input side of the trunk amplifier  $4_2$  through a connection line  $12_1$ , and the signal of the transmission trunk  $B_2$  is supplied from a trunk amplifier  $4_3$  to a trunk amplifier  $4_n$  subsequent to the trunk amplifier  $4_2$ . Since switching is automatically executed to the other transmission line, the increase in the redundancy of the system and the increase in the cost of equipment can be prevented.



**BEST AVAILABLE COPY**

(54) DIGITAL STORAGE DEVICE FOR VIDEO SIGNAL

(11) 1-114286 (A) (43) 2.5.1989 (19) JP

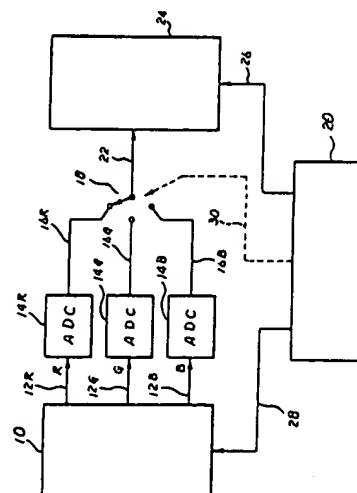
(21) Appl. No. 62-270387 (22) 28.10.1987

(71) FUJI PHOTO FILM CO LTD (72) KAORU ADACHI(1)

(51) Int. Cl.<sup>4</sup>. H04N9/04, H04N9/80

**PURPOSE:** To reduce the capacity of a memory and to improve reliability by converting video signals which are respectively outputted from a solid state image sensor in the form of resolution chrominance components into signals where respective resolution chrominance components cyclically and sequentially appear and accumulating them in the memory.

**CONSTITUTION:** The title device is provided with a control means 20 which drives the solid state image sensor 10 to output the video signals 12R, 12G and 12B for plural outputs, which accumulates digital data 16R, 16G and 16B outputted from signal conversion means 14R, 14G and 14B in the memory means 24 in synchronization with said video signals. Consequently, the video signals 12R, 12G and 12B outputted from the solid state image sensor 10 in the form of the resolution chrominance components are converted into the signals 16R, 16G and 16B where respective resolution chrominance components cyclically and sequentially appear, and they are accumulated in the memory 24, whereby multiple and excessive data do not come to exist. Thus, the capacity of the memory can be reduced and reliability can be improved.



D2

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-114286

⑮ Int. Cl.<sup>4</sup>

H 04 N 9/04  
9/80

識別記号

庁内整理番号

A-8725-5C  
B-7155-5C

⑬ 公開 平成1年(1989)5月2日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 映像信号のデジタル記憶装置

*Digital storage apparatus of video signal*

⑯ 特 願 昭62-270387

⑰ 出 願 昭62(1987)10月28日

⑱ 発 明 者 足 立 薫 東京都港区西麻布2丁目26番30号 富士写真フイルム株式会社内

⑲ 発 明 者 西 精 基 東京都港区西麻布2丁目26番30号 富士写真フイルム株式会社内

⑳ 出 願 人 富士写真フイルム株式会社 神奈川県南足柄市中沼210番地

㉑ 代 理 人 弁理士 香取 孝雄 外1名

明 細 書

1. 発明の名称

映像信号のデジタル記憶装置

2. 特許請求の範囲

1. 入射光を受け、それぞれ該入射光の分解色成分に応じた映像信号を出力する複数の出力を有する固体イメージセンサと、

該固体イメージセンサの複数の出力のそれぞれから出力される映像信号を各分解色成分が巡回的に順次に現われるデジタルデータに変換する信号変換手段と、

該デジタルデータを書換え可能に蓄積するメモリ手段と、

前記固体イメージセンサを駆動して前記複数の出力に映像信号を出力させ、これに同期して、前記信号変換手段から出力されるデジタルデータを前記メモリ手段に蓄積させる制御手段とを有することを特徴とする映像信号のデジタル記憶装置。

2. 特許請求の範囲第1項記載の装置におい

て、

前記信号変換手段は、

前記固体イメージセンサの複数の出力のそれぞれに接続され、それぞれ該複数の出力のうちの対応するものに得られる映像信号に対応するデジタルデータに変換して出力する対応する複数のアナログ・デジタル変換手段と、

前記制御手段に応動し、該複数のアナログ・デジタル変換手段の出力を一時的に選択して前記メモリ手段に転送する選択手段とを含み、

前記制御手段は、前記固体イメージセンサの駆動に同期して、前記複数のアナログ・デジタル変換手段のそれぞれから出力されるデジタルデータを各分解色成分について巡回的に順次選択させ、該選択手段で選択されたデジタルデータを前記メモリ手段に蓄積することを特徴とするデジタル記憶装置。

3. 特許請求の範囲第1項記載の装置において、

前記信号変換手段は、

前記制御手段に反応し、前記固体イメージセンサの複数の出力を択一的に選択する選択手段と、

該選択手段の出力に接続され、該選択手段で選択された映像信号を対応するデジタルデータに変換して出力するアナログ・デジタル変換手段とを含み、

前記制御手段は、前記固体イメージセンサの駆動に同期して、該固体イメージセンサから出力される映像信号を各分解色成分について巡回的に順次選択させて前記アナログ・デジタル変換手段に入力し、該アナログ・デジタル変換手段から出力されたデジタルデータを前記メモリ手段に蓄積することを特徴とするデジタル記憶装置。

### 3. 発明の詳細な説明

#### 技術分野

本発明は、固体イメージセンサからの映像信号の読出し方式、より具体的には、固体イメージセ

ンサから映像信号を読み出してデジタルデータとしてメモリに記憶する映像信号のデジタル記憶装置に関するものである。

#### 背景技術

最近のCCDなどの固体イメージセンサにおける画素数の増加は目を見張るものがある。しかし、カラー映像信号の各分解色成分の信号を時系列的にイメージセンサから読み出す方式では、画素数の増加に伴って、読出クロックも高速化しなければならない。当然、その周辺回路にも高速化が要求される。たとえば、1本の水平走査線を788画素で形成すると、14MHzもの高速のクロックを必要とする。

この問題を避けるため、カラー映像信号の各分解色成分の信号をそれぞれ個別の出力線に読み出す方式をとる固体イメージセンサがある。たとえば、藤原他「2チャンネル読み出しCCDイメージセンサにおける固定パターンノイズ解析」テレビジョン学会技術報告第10巻、第52号、第13頁～第18頁(1987)には、CCDの撮像セルアレイに含まれ

3

る隣接する2本の垂直レジスタから信号電荷を対応する2本の水平レジスタに振り分けて転送するイメージセンサが記載されている。実際の製品ではたとえば、米国のテキサスインスツルメント社から供給されるVID-267型固体高解像度イメージセンサがある。これは、3分解色成分の映像信号についてそれぞれ独立に読出しアドレスが指定され、それらの映像信号をそれぞれ個別の出力線に読み出すように構成されている。これによって、イメージセンサから出力される映像信号の見かけ上の速度を低くしている。

イメージセンサから得られる映像信号をデジタルメモリに蓄積する場合、アナログ・デジタル変換回路によってこれをデジタルデータに変換する必要がある。上述のような3線読出しのイメージセンサでは、3本の出力線に得られるそれぞれの分解色映像信号をデジタル信号に変換しなければならない。したがって、アナログ・デジタル変換回路を3回路を設ける必要があり、それらの出力線も3回路分になる。たとえば、1分

4

解色成分あたり8ビットの並列読出しでは24本の読出し線を必要とする。このように信号線が装置内に多数存在することは、装置全体の信頼性を低下させる。

また、見かけ上の動作速度が1/3になっていることにより、各分解色成分の信号が3クロック分の期間出力され続ける。つまり、実際に必要とする、たとえばR色成分の信号が1クロック分の期間あればよいにもかかわらず、他の2クロック分の期間のR信号出力によってアナログ・デジタル変換回路で余分なデータが作成される。したがって、映像信号データを蓄積するメモリには、このような余分なデータが多数存在することになる。

#### 目的

本発明はこのような従来技術の欠点を解消し、少ないメモリ容量で信頼性の高い映像信号のデジタル記憶装置を提供することを目的とする。

#### 発明の開示

5

6

本発明による映像信号のデジタル記憶装置は、入射光を受けそれぞれ入射光の分解色成分に応じた映像信号を出力する複数の出力を有する固体イメージセンサと、固体イメージセンサの複数の出力のそれぞれから出力される映像信号を各分解色成分が巡回的に順次に現われるデジタルデータに変換する信号変換手段と、デジタルデータを蓄積可能に蓄積するメモリ手段と、固体イメージセンサを駆動してその複数の出力に映像信号を出力させ、これに同期して、信号変換手段から出力されるデジタルデータをメモリ手段に蓄積させる制御手段とを有する。

このように本発明によれば、固体イメージセンサからそれぞれ分解色成分信号の形で出力される映像信号は、各分解色成分が巡回的に順次に現われる信号に変換され、メモリに蓄積される。

#### 実施例の説明

次に添付図面を参照して本発明による映像信号のデジタル記憶装置の実施例を詳細に説明す

7

に得られるアナログ映像信号を、たとえば8ビットの対応するデジタルデータに変換してその出力16R、16Gおよび16Bにビット並列に出力する信号変換装置である。これらの出力16R、16Gおよび16Bは、スイッチ回路18の入力側に接続されている。

スイッチ回路18は、制御回路20の制御のもとに、3つの入力16R、16Gおよび16Bを選択的にその出力22に接続する選択回路である。その出力22は、メモリ24のデータ入力ないしはデータバスに接続されている。

メモリ24は、イメージセンサ10で撮像された画像を逐次映像信号データを蓄積する画像メモリであり、たとえば1フィールドまたは1フレーム分のカラー映像信号データを格納する容量を有するRAMなどの記憶装置が有利に適用される。その書き込みおよび読出しのためのイネーブル信号、クロック、アドレスなどの制御信号は、制御回路20から信号線26に与えられる。

制御回路20は、本装置全体の動作を制御する制

る。

第1図を照すると、本実施例の映像信号のデジタル記憶装置は、たとえばデジタル電子スチルカメラなどに有利に適用され、CCDまたはMOSなどの固体イメージセンサ10を有する。固体イメージセンサ10は、色分解フィルタを有し、これを通してその撮像セルアレイに入射した光に応じたカラー映像信号を形成し、カラー映像信号が、たとえば、R、GおよびBなどの分解色成分信号の形でそれぞれ個別の出力線12R、12Gおよび12Bに出力される、いわば3線読出し方式をとるカラー固体撮像デバイスである。これはたとえば、米国のテキサスインスツルメント社から供給されるVID-267型固体高解像度イメージセンサが有利に適用される。

固体イメージセンサ10の3本の出力12R、12Gおよび12Bは、それぞれアナログ・デジタル変換回路(ADC)14R、14Gおよび14Bの入力に接続されている。アナログ・デジタル変換回路14R、14Gおよび14Bはそれぞれ、入力12R、12Gおよび12B

8

制御部である。これは、イメージセンサ10の駆動信号出力28を有し、出力28からイメージセンサ10にこれを駆動するためのクロックφ1(第3図(A))または読出しセルの位置を指定するアドレスを供給する。イメージセンサ10は、この駆動信号に応動してその出力12R、12Gおよび12Bに映像信号を出力する。

制御回路20は、点線30で示すように、スイッチ回路18のスイッチングを指示する制御信号すなわち切換えパルス50(第3図(E))を発生する出力を有し、これによってスイッチ回路18の切換えを制御する。また、メモリ24の制御については前述のとおりである。

イメージセンサ10への露光によってその撮像セルアレイに蓄積された電荷は、制御回路20からの駆動線28に与えられる読出しクロックφ1に同期してその出力12R、12Gおよび12Bに3原色成分信号R、GおよびBの形でそれぞれ出力される。この3線読出しは、第3図(B)(C)および(D)に示すように、互いに1クロック分位相がずれて3ク

ロック期間継続して出力されるように行なわれる。これによって、見かけ上の読出し速度が読出しクロック速度の1/3になっている。

3つのアナログ・デジタル変換回路14R, 14Gおよび14Bはそれぞれ3原色成分信号R, GおよびBを対応するデジタルデータに変換してその出力16R, 16Gおよび16Bにビット並列に出力する。1つの画素についてこのデジタルデータが出力されている期間は、第3図からわかるように3クロック期間である。

制御回路20は、イメージセンサ10の読出しクロックφ1に所定の位相で同期してスイッチ回路18に切換えパルス50を供給する。スイッチ回路18は、パルス50に応動してその接続位置を順次シフトし、まず、最初の1クロック期間、アナログ・デジタル変換回路14Rの出力16Rをメモリ24の入力22に、次の1クロック期間、同14Gの出力16Gを入力22に、さらに次の1クロック期間は、同14Bの出力16Bを入力22に接続する。この3つのデータで1画素分のカラー映像信号データが構

成される。

制御回路20は、イメージセンサ10の読出し動作に同期してメモリ24の制御線26に書き込みイネーブル、読みクロックおよび記憶位置アドレスなどの制御信号を与え、これによって映像信号データがメモリ24に蓄積される。このような動作をイメージセンサ10の全記憶セルについて繰返し行なうことによって、3原色映像信号R, GおよびBを繰返し読み出し、メモリ24の順次の記憶位置へ書き込ませる。これによって、1フレームないしは1フィールド分のカラー映像信号データがメモリ24に格納される。

これからわかるように、アナログ・デジタル変換回路14R, 14Gおよび14Bから出力されるデジタル映像信号データは、スイッチ回路18によって3原色成分がクロックφ1の3周期ごとに巡回的に順次に現われ、メモリ24に入力される。したがってメモリ24には、従来方式におけるような不要な映像信号データが蓄積されることがない。

第1図に示す実施例の実際の装置例が第2図に

1 1

示されている。以降の図において、第1図に示す構成要素と同様の要素は同じ参照符号で示されている。この構成例ではスイッチ回路18は、リングカウンタ80と、3つの3状態バッファ62R, 62Gおよび62Bとが図示のように接続されて構成されている。リングカウンタ80は、制御回路20からの制御線28から得られるクロックφ1を巡回的に計数してその3桁の計数値を3状態バッファ62R, 62Gおよび62Bにそれぞれ出力する。3状態バッファ62R, 62Gおよび62Bはそれぞれ、その出力がデータバス22に接続され、開放状態、高レベルおよび低レベルの3つの出力状態をとるバッファである。したがって、バッファ62R, 62Gおよび62Bのうちリングカウンタ80の出力により付勢されたもののみがその入力側の論理状態をデータバス22に転送する。したがってデータバス22には、イメージセンサ10から読み出された3原色成分R, GおよびBの信号データが巡回的に順次に現われる。

第4図には本発明の他の実施例が示され、この実施例は、イメージセンサ10の映像信号出力12R,

1 2

12Gおよび12Bにスイッチ回路18が接続され、スイッチ回路18の出力70がアナログ・デジタル変換回路14を介してメモリ24の入力22に接続されている点で第1図に示す実施例と相違する。イメージセンサ10はその機能が1つの半導体チップに集積回路化され、スイッチ回路18はその集積回路の外部にある。アナログ・デジタル変換回路14は、第1図の実施例におけるアナログ・デジタル変換回路14R, 14Gまたは14Bと同じ構成でよい。

この実施例では、アナログ・デジタル変換回路14に3原色のアナログ映像信号を入力するに先立ってスイッチ回路18にてそれを点順次の形に変換している。したがって、アナログ・デジタル変換回路14も1回路でよく、ゆえにその出力22に含まれる信号線の本数も第1図の実施例の信号線16R, 16Gおよび16Bの合計の1/3でよい。信号線本数の少ないことは、装置内の結線や接続点の数が少ないことを意味し、これは装置全体の信頼性を向上させる。

1 3

1 4

効 果

このように本発明によれば、固体イメージセンサからそれぞれ分解色成分信号の形で出力される映像信号が各分解色成分が逐回的に順次に現われる信号に変換されてメモリに蓄積される。これによって、余分な映像信号データをメモリに蓄積しないですみ、また信号線の本数も少なくなる。したがって装置全体の信頼性も向上する。

4. 図面の簡単な説明

第1図は本発明による映像信号のデジタル記憶装置の実施例を示す機能ブロック図、

第2図は、第1図に示す実施例の実際の装置例を示す機能ブロック図、

第3図は、第1図の装置の各部に現われる信号波形を示すタイミング図、

第4図は本発明の他の実施例を示す第1図と同様の機能ブロック図である。

主要部分の符号の説明

10...イメージセンサ

14R, 14G, 14B...アナログ・デジタル変換回路

18...スイッチ回路

20...制御回路

24...メモリ

特許出願人 富士写真フイルム株式会社

代 理 人 香取 孝雄

丸山 隆夫

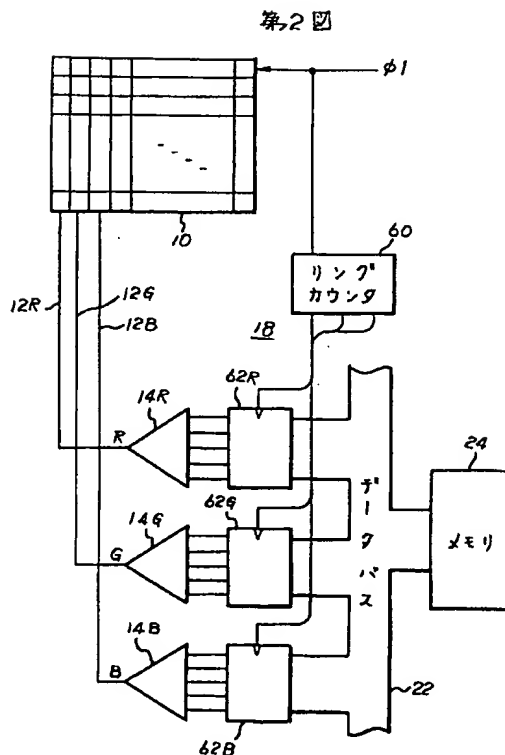
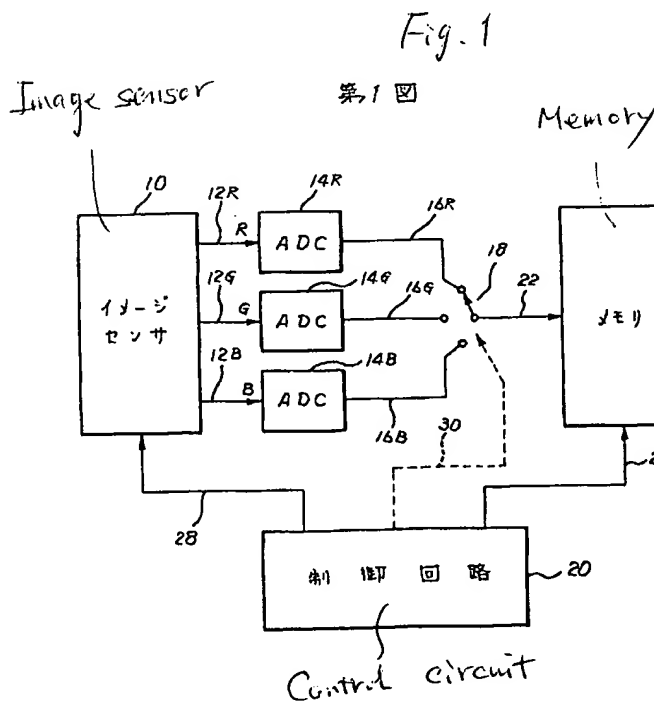


Fig. 3

第 3 図

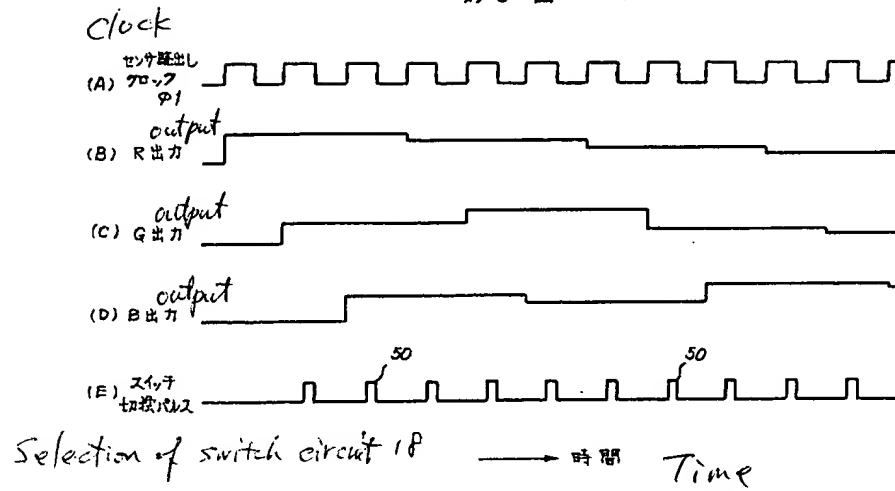
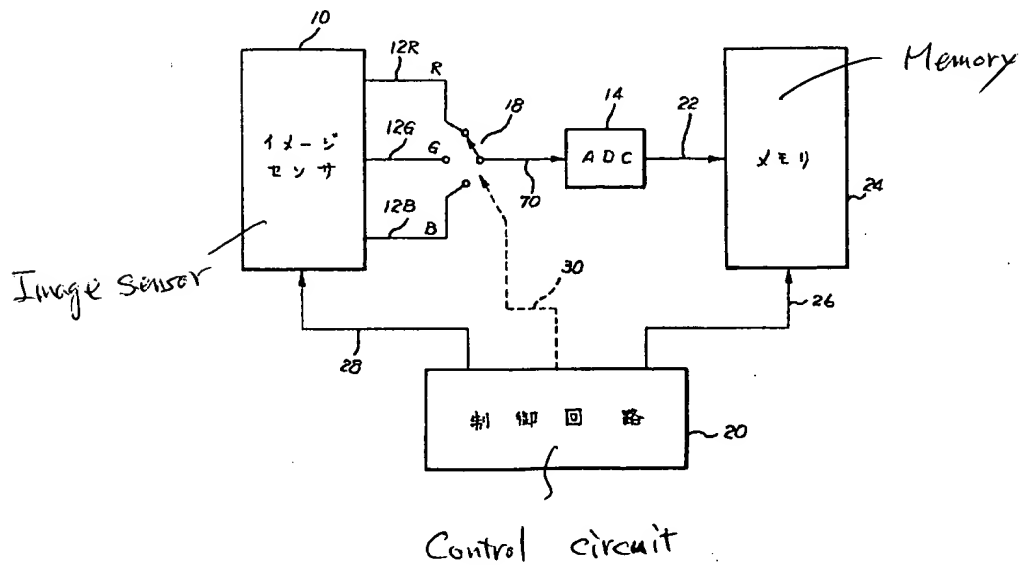


Fig. 4

第 4 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**